

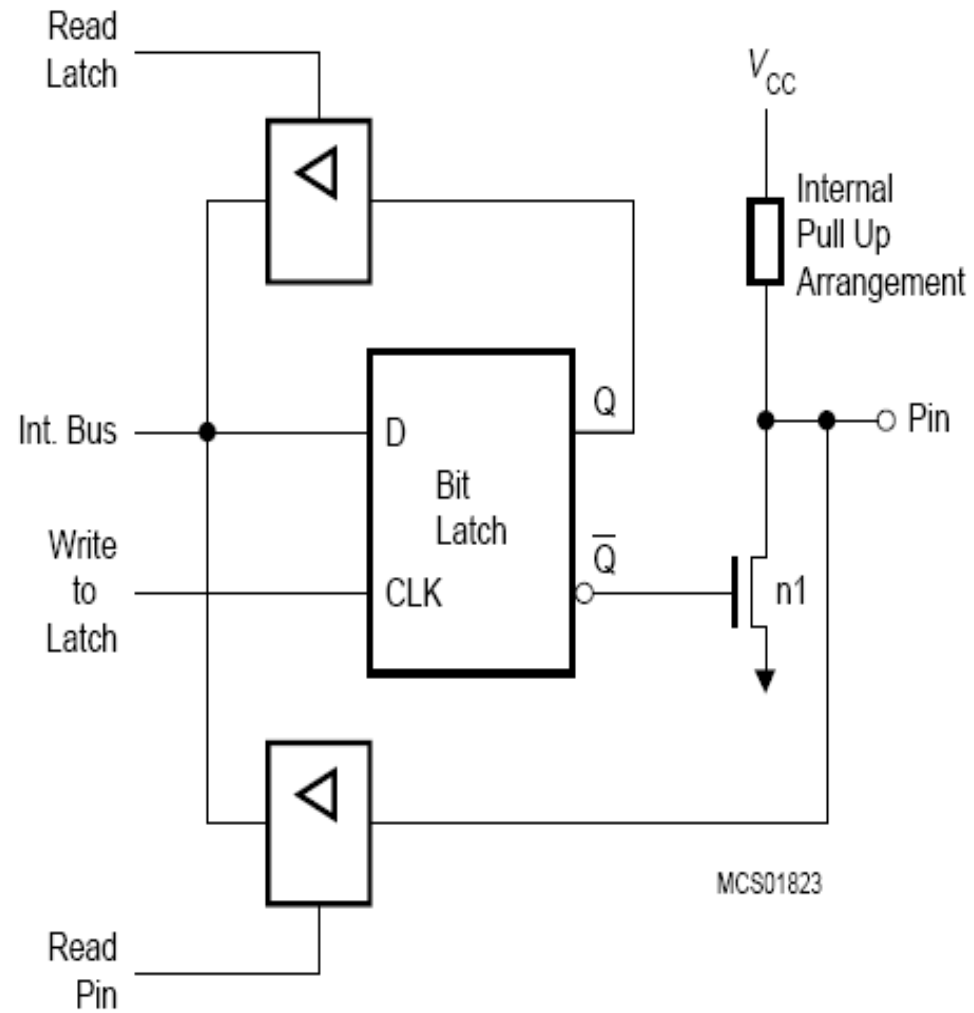
Kapitel 15

Ports

Ports

- Ports stellen die Verbindung eines Prozessors zur Außenwelt her.
- Ein 80C515C besitzt **49 Portanschlüsse** :
 - Je 8 Anschlüsse für Port 0 bis Port 5 (SFR Adressen 0x80, 0x90, 0xA0, 0xB0, 0xE8 und 0xF8)
 - All diese Port Bits sind bitadressierbar.
 - Ein Anschluss (Bit 0) an Port 7 (SFR Adresse 0xFA)
- Jeder Portanschluss beinhaltet Schaltelemente für die Übertragung eines Bits vom Prozessor zur Peripherie und umgekehrt.
- Einige Portanschlüsse sind noch für zusätzliche Funktionen, sog. **Alternative Portfunktionen** ausgelegt.

80C515C Standard Port



Standard Port Operationen

- Wird ein Portanschluss als **Output** betrieben, schreibt der Prozessor den Bitwert mit einem Speicherzugriffsbefehl in das Port Latch. Die periphere Einheit kann dann den Wert zu einem beliebigen Zeitpunkt auslesen.
 - Enthält das Port Latch den Wert 1, ist der Ausgang $\overline{Q} = 0$. Der Transistor n1 wird dadurch gesperrt. Durch die Pull-Up Schaltung wird der Port Pin auf HIGH gezogen.
 - Enthält das Port Latch den Wert 0, ist der Ausgang $\overline{Q} = 1$. Der Transistor n1 ist leitend. Massepotential liegt über den Transistor n1 am Port Pin an.
- Wird ein Portanschluss als **Input** betrieben, ist die periphere Einheit dafür verantwortlich den Wert am Port Pin solange zur Verfügung zu stellen, bis ihn der Prozessor ausgelesen hat.
 - Um den Port als Input zu verwenden, setzt das Programm zunächst das Port Latch auf den Wert 1. Damit ist der Transistor n1 gesperrt und die Pull-Up Schaltung zieht den Port Pin auf HIGH.
 - Wenn die periphere Einheit den Wert 1 an den Port Pin anlegt, ändert sich nichts. Der Prozessor wird den Wert 1 vom Port Pin auslesen.
 - Wenn die periphere Einheit den Wert 0 an den Port Pin anlegt, zieht sie den Port Pin auf Masse. Der Prozessor wird also den Wert 0 vom Port Pin auslesen. In diesem Fall haben Port Latch und Port Pin unterschiedliche Werte.
- Beim Einschalten des Prozessors und bei einem Reset werden alle Port Latches auf '1' initialisiert. Damit sind sie direkt als Input-Anschlüsse verfügbar.

Port Steuerleitungen

- In Gegensatz zu Speicherelementen haben Ports **drei** Steuerleitungsanschlüsse :
 - Wenn die **Write to Latch** Steuerleitung aktiviert ist, wird der Wert auf der Datenbusleitung des internen Busses in das Port Latch geschrieben.
 - Diese Leitung wird für alle Befehle aktiviert, die Daten zum Port transportieren.
 - Wenn die **Read Pin** Steuerleitung aktiviert ist, wird der Wert vom Port Pin (der von der peripheren Einheit gelieferte Wert) über die Datenbusleitung des internen Busses zum Prozessor übertragen.
 - Diese Steuerleitung wird aktiviert im Fall von normalen Lesebefehlen (z.B. MOV A,P1).
 - Wenn die **Read Latch** Steuerleitung aktiviert ist, wird der Wert des Port Latches über die Datenbusleitung des internen Busses zum Prozessor übertragen.
 - Diese Steuerleitung wird im Fall von sog. **Read-Modify-Write Befehlen** aktiviert. Diese Befehle lesen den Inhalt eines oder mehrerer Port Latches, verändern ggf. den Wert und schreiben das Ergebnis wieder zurück, und zwar innerhalb des selben Befehls.
 - Beispiel :
 - kein Read-Modify-Write Befehl

```
MOV    A,P1    ;Port Pins von Port1 in den Akku
ORL    A,#0x80 ;Setze Bit7 = 1
MOV    P1,A    ;Akku in Port Latches von Port1
```
 - Read-Modify-Write Befehl

```
MOV    A,#0x80
ORL    P1      ;Lies Port Latches - Setze Bit 7 – Speichere Port Latches zurück
```
- Ein Interrupt zwischen den beiden Befehlen kann nicht zur Korruption der anderen Port Bits führen.

Read-Modify-Write Befehle

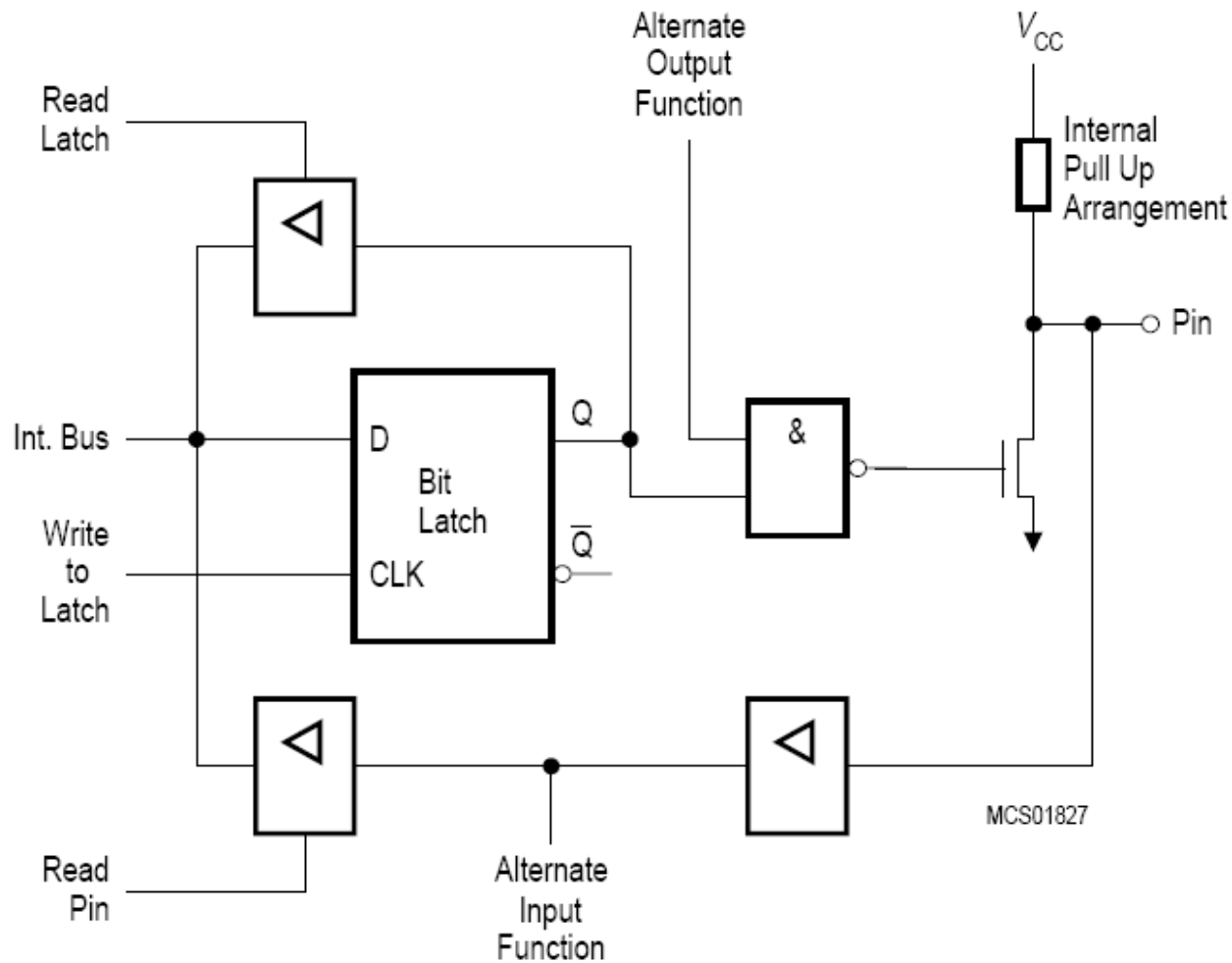
Table 6-2
Read-Modify-Write"- Instructions

Instruction	Function
ANL	Logic AND; e.g. ANL P1, A
ORL	Logic OR; e.g. ORL P2, A
XRL	Logic exclusive OR; e.g. XRL P3, A
JBC	Jump if bit is set and clear bit; e.g. JBC P1.1, LABEL
CPL	Complement bit; e.g. CPL P3.0
INC	Increment byte; e.g. INC P1
DEC	Decrement byte; e.g. DEC P1
DJNZ	Decrement and jump if not zero; e.g. DJNZ P3, LABEL
MOV Px.y,C	Move carry bit to bit y of port x
CLR Px.y	Clear bit y of port x
SETB Px.y	Set bit y of port x

- Um im Fall des SETB Befehls das adressierte Bit zu setzen, liest der Prozessor das ganze Byte aus, setzt das Bit, und schreibt das ganze Byte wieder zurück.
 - Es handelt sich bei dem Befehl SETB also auch um einen Read-Modify-Write Befehl.

Alternative Port Funktionen

- Neben dem standardmäßigen Portbetrieb können einige Ports alternativ noch andere spezielle Aufgaben übernehmen.
- Im Fall von Ports mit Alternativen Portfunktionen sind noch zusätzliche Schaltelemente vorhanden. Das folgende Bild zeigt eine Variante.



Alternative Port Funktionen (Forts.)

- **Output** : Der Port Pin soll aus der Prozessorhardware heraus direkt angesteuert werden (z.B.: RD oder WR Steuerleitung für externe Speicherzugriffe) :
 - Der Prozessor setzt das Port Latch konstant auf '1'.
 - Der Port Pin hat damit immer den selben Wert wie die Leitung 'Alternate Output Function'.
- **Input** : Ein externes Signal soll direkt die Prozessorhardware beeinflussen (z.B.: externe Interruptleitung) :
 - Der Prozessor setzt das Port Latch **und** die Leitung 'Alternate Output Function' konstant auf '1'.
 - Die periphere Einheit kann den Port Pin treiben.
 - Wenn der im obigen Bild das Steuerwerk den rechten Treiber enabled ist, liegt der Wert des Port Pins direkt an der Leitung 'Alternate Input Function' an.
- **Alternate Port Funktionen abschalten** : Um den Port als regulären Port zu betreiben,
 - wird die Leitung 'Alternate Output Function' konstant auf 1 gesetzt, und
 - der Treiber vom Port Pin zur Leitung 'Alternate Input Function' permanent enabled.

Externer Systembusanschluss

- Port 0 und Port 2 werden für den Anschluss des **externen** Adress- und Datenbusses verwendet.
- Die Steuerleitungen \overline{RD} und \overline{WR} des externen Systembusses werden über die Bits 7 und 6 von Port 3 getrieben.

Table 6-1
Alternate Functions of Port Pins

Port	Pin	Alternate Function
P1.0	INT3/CC0	External interrupt 3/capture 0/compare 0
P1.1	INT4/CC1	External interrupt 4/capture 1/compare 1
P1.2	INT5/CC2	External interrupt 5/capture 2/compare 2
P1.3	INT6/CC3	External interrupt 6/capture 3/compare 3
P1.4	$\overline{\text{INT2}}$	External interrupt 2
P1.5	T2EX	Timer 2 external reload trigger input
P1.6	CLKOUT	System clock output
P1.7	T2	Timer 2 external count input
P3.0	RXD	Serial input channel 0
P3.1	TXD	Serial output channel 0
P3.2	$\overline{\text{INT0}}$	External interrupt 0
P3.3	$\overline{\text{INT1}}$	External interrupt 1
P3.4	T0	Timer 0 external count input
P3.5	T1	Timer 1 external count input
P3.6	$\overline{\text{WR}}$	External data memory write strobe
P3.7	$\overline{\text{RD}}$	External data memory read strobe
P4.0	$\overline{\text{ADST}}$	A/D converter external start pin
P4.1	SCLK	SSC master clock output, SSC slave clock input
P4.2	SRI	SSC receive input
P4.3	STO	SSC transmit output
P4.4	$\overline{\text{SLS}}$	SSC slave select input
P4.5	$\overline{\text{INT8}}$	External interrupt 8
P4.6	TXDC	CAN controller transmitter output
P4.7	RXDC	CAN controller receiver input
P7.0	$\overline{\text{INT7}}$	External interrupt 7