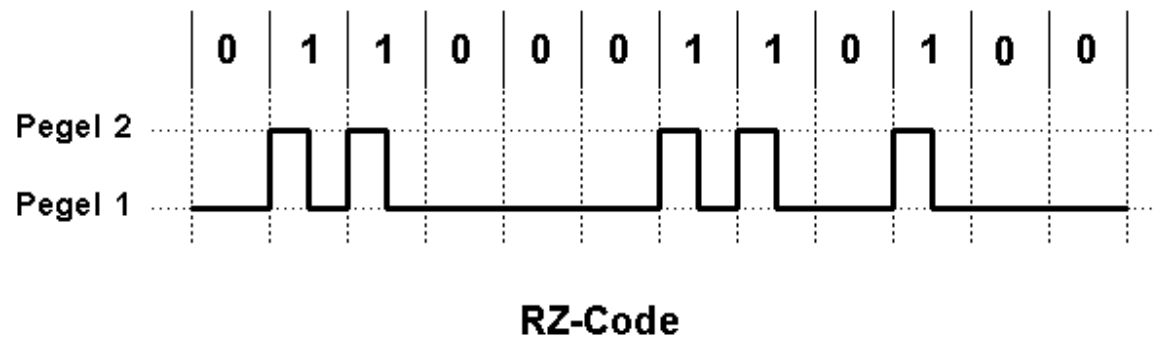
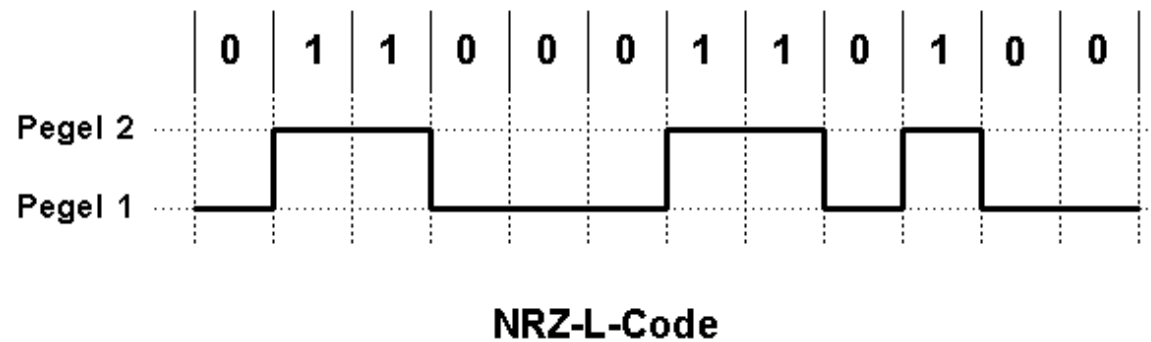


Kapitel 19

Schnittstellen

Schnittstellen

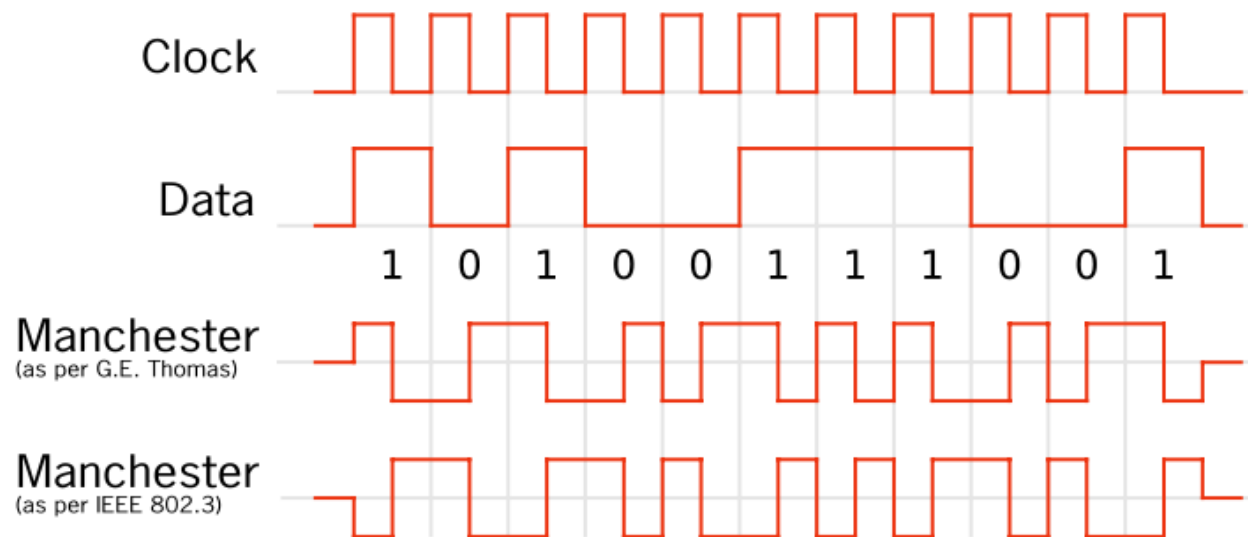
- Parallel vs. seriell
 - Problem bei parallelen Schnittstellen : **Skew**
- Leitungscode und Synchronisation
 - Non Return to Zero – Return to Zero Code



- **Bit-Stuffing** : Einfügen eines inversen Bits nach z.B. 5 wertgleichen Bits

- Clock

- frei laufend (z.B.: serielle Schnittstelle)
- parallele Clockleitungen (z.B.: I²C)
- eingebettete Clock
 - z.B. Manchester IEEE 802.3 bei 10 Mb Ethernet
 - 1: steigende Flanke; 0 : fallende Flanke



- Steuersignale

- Separate Steuerleitungen (z.B.: RD, WR bei Speicherschnittstellen)
- Eingebettetes Protokoll
 - Start Bit; Stop Bit bei z.B. RS-232
 - 4 aus 5; 8 aus 10 Code bei seriellen Verbindungen

- Arbitrierung (Arbiter) : Steuerung der Reihenfolge von Transferoperationen über das selbe Medium.
 - Fairness
 - Collision Detection (z.B.: Ethernet)
 - Token (z.B. Token Ring)
- Prüfung und Korrektur
 - Parity Bits
 - LRC/CRC Bits

RS-232 Schnittstelle

- Zwischen DTE und DCE
 - DTE : Data Terminal Equipment (z.B.: Computer)
 - DCE : Data Communication Equipment (z.B.: Modem)

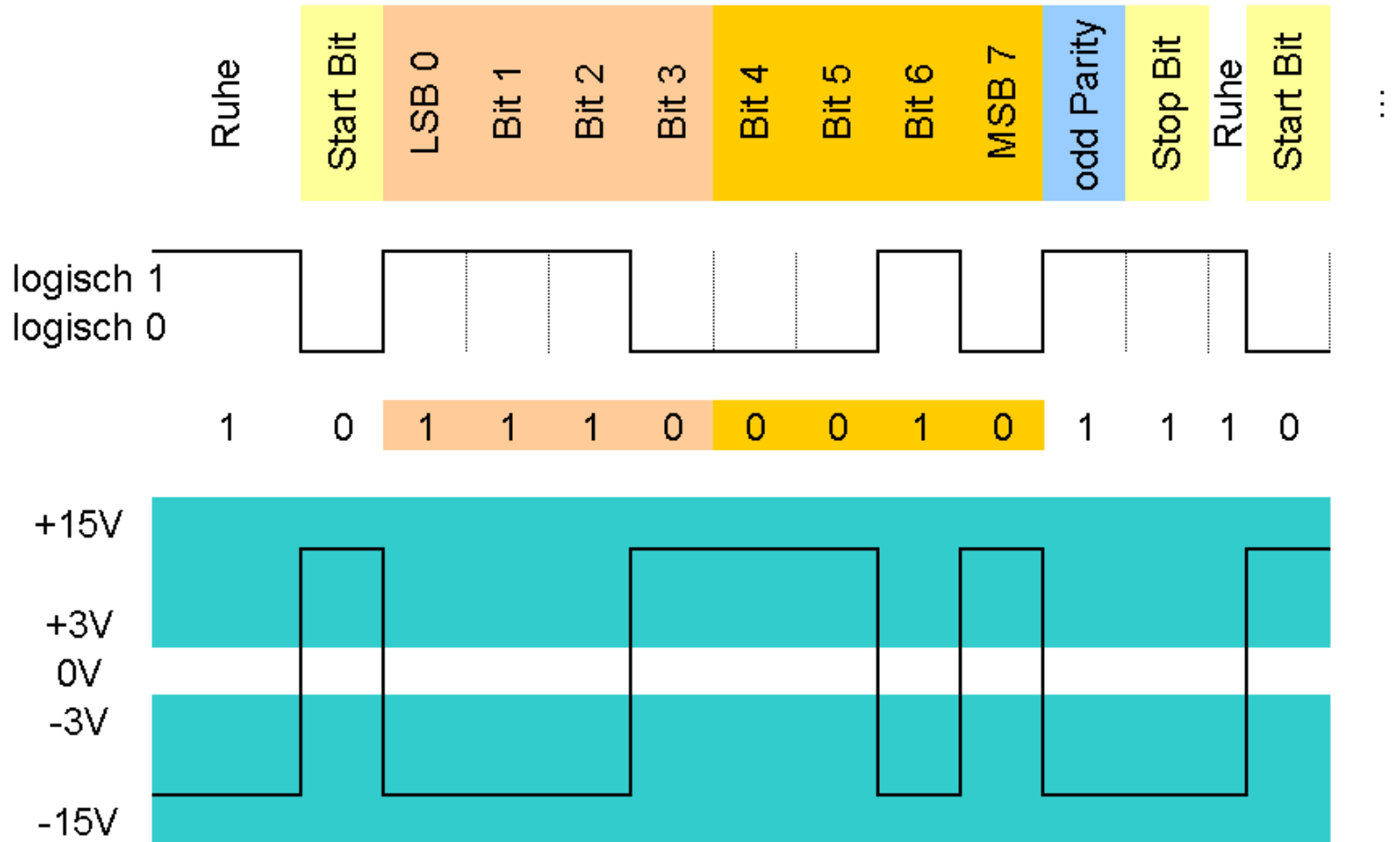


- Simplex oder Halbduplex Protokoll benötigt nur zwei Leitungen : eine Daten- und eine Masseleitung
- Vollduplex Protokoll benötigt drei Leitungen : Zwei Daten- und eine gemeinsame Masseleitung
- 1 Byte Transfers

RS-232 Protokoll

Synchronisation
 Daten low & high
 Check

9600 8O1 = 9600 Baud; 8 Datenbits; odd Parity; 1 Stopbit
 ASCII "G" = \$47 = 0100 0111



- Pegel auf der Leitung
 - '0' : +3V ... +15V, typisch +12V
 - '1' : -3V ... -15V, typisch -12V
 - undefiniert : -3V ... +3V
 - Ruhezustand : '1'
- 1 Byte Transfer
 - **Sender** :
 - Überträgt 8 Datenbits + Steuerbits im vorher vereinbarten Takt
 - 1 Startbit ('0')
 - 8 Datenbits (LSB zuerst)
 - 1 Parity Bit (optional)
 - 1 oder 2 Stop Bits ('1')
 - Danach bleibt der Sender im Ruhezustand ('1') bis zum Transfer des nächsten Bytes
 - **Empfänger**
 - Beobachtet Datenleitung
 - Wenn das Signal von '1' auf '0' geht (Startbit) startet der Empfänger den Empfang
 - Er übernimmt im vorher vereinbarten Takt die Werte von der Datenleitung
 - Er überprüft die Richtigkeit der vereinbarten Parity und Stopbits

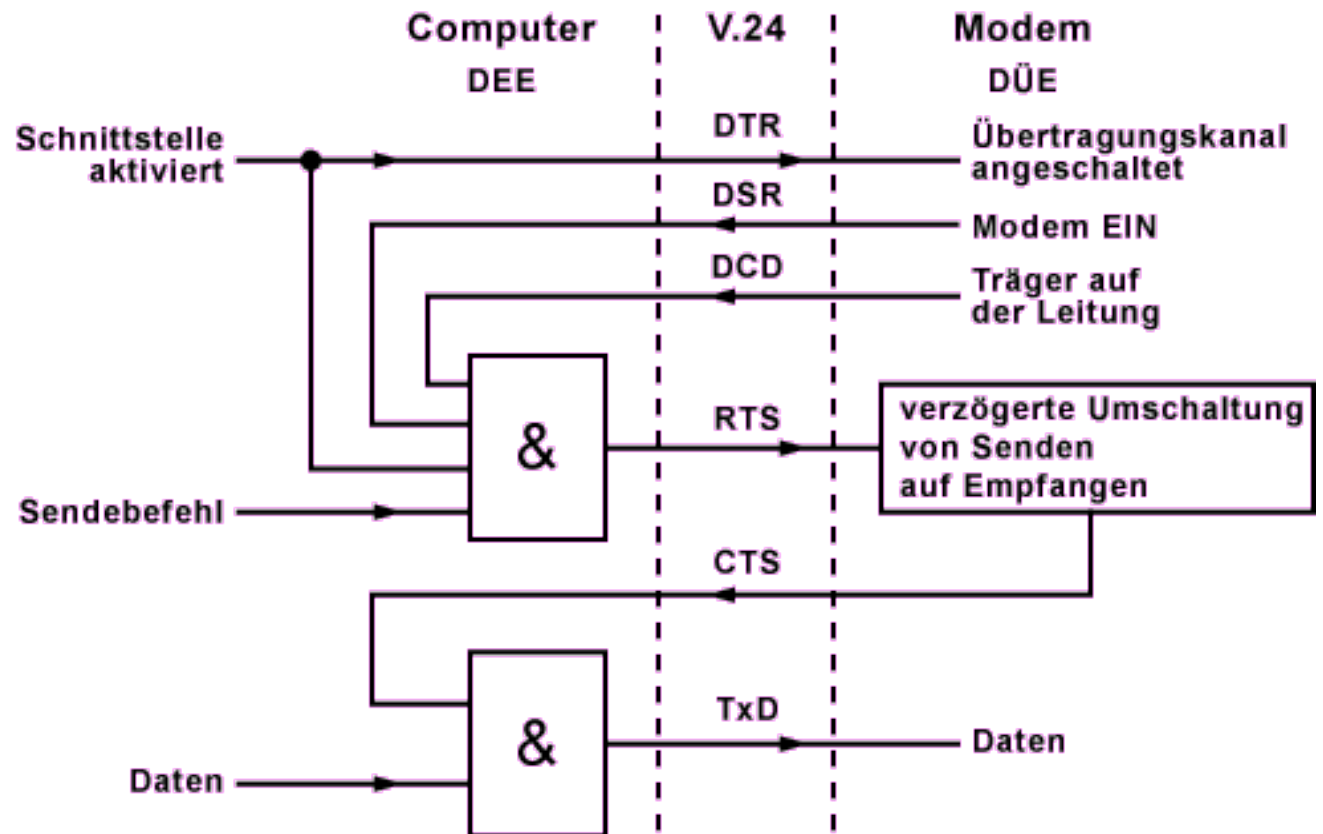
- Transfermodus wird vorher vereinbart oder fest eingestellt
 - Baud Rate : 1200, 2400, 4800, 9600, 19.200, 38.400, 76.800, 115.200
 - Anzahl Datenbits : 5 ... 9 (laut Standard erlaubt)
 - Parity Bit : odd, even, keine
 - Stop Bits : 1 - 1,5 - 2
 - Transfermodus Spezifikation : z.B.: **9600 8N1**
- Asynchroner Vollduplex Transfermodus
 - ohne Handshake : 3 Leitungen erforderlich
 - TxD : Transmit Datenleitung (DTE Ausgang)
 - RxD : Receive Datenleitung (DTE Eingang)
 - gemeinsame Masseleitung
- Software Flow Control
 - zum Bremsen des Transfers vom DTE zum DCE (PC zum Modem)
 - DCE sendet Xoff(0x11), um dem DTE zu signalisieren, Transfers einzustellen
 - DCE sendet Xon(0x13), um dem DTE zu signalisieren, Transfers wieder aufzunehmen
 - keine Steuerung der Transfargeschwindigkeit vom DCE zum DTE
 - Annahme : DTE (PC) ist immer schnell genug zum ungebremsten Datenempfang

Steuerleitungen für den Handshake

- Standardleitungen
(Leistungsbezeichnungen immer aus DTE Sicht)
 - **TxD** : Transmit Data (DTE Ausgang)
DTE sendet Daten- und Steuerbits zum DCE
 - **RxD** : Receive Data (DTE Eingang)
DTE empfängt Daten- und Steuerbits vom DCE
 - Gemeinsame Masseleitung
- Zusätzliche Handshake Leitungen (Hardware Flow Control)
 - **RTS** : Ready to Send (DTE Ausgang)
DTE signalisiert dem DCE, dass es zur Datenübertragung bereit ist
 - **CTS** : Clear to Send (DTE Eingang)
DCE signalisiert dem DTE, dass es (weiterhin) Daten übertragen kann
- Zusätzliche Leitungen zur Bereitschaftsanzeige
 - **DTR** : Data Terminal Ready (DTE Ausgang)
DTE signalisiert dem DCE, dass es betriebsbereit ist
 - **DSR** : Data Set Ready (DTE Eingang)
DCE signalisiert dem DTE, dass es betriebsbereit ist
 - **DCD** : Data Carrier Detect (DTE Eingang)
DCE signalisiert dem DTE, dass das Modem ein Trägersignal empfängt
 - **RI** : Ring Indicator (auf Wählleitungen)
DCE signalisiert dem DTE, dass gerade ein Anruf erfolgt

Handshake-gesteuerter Transfer

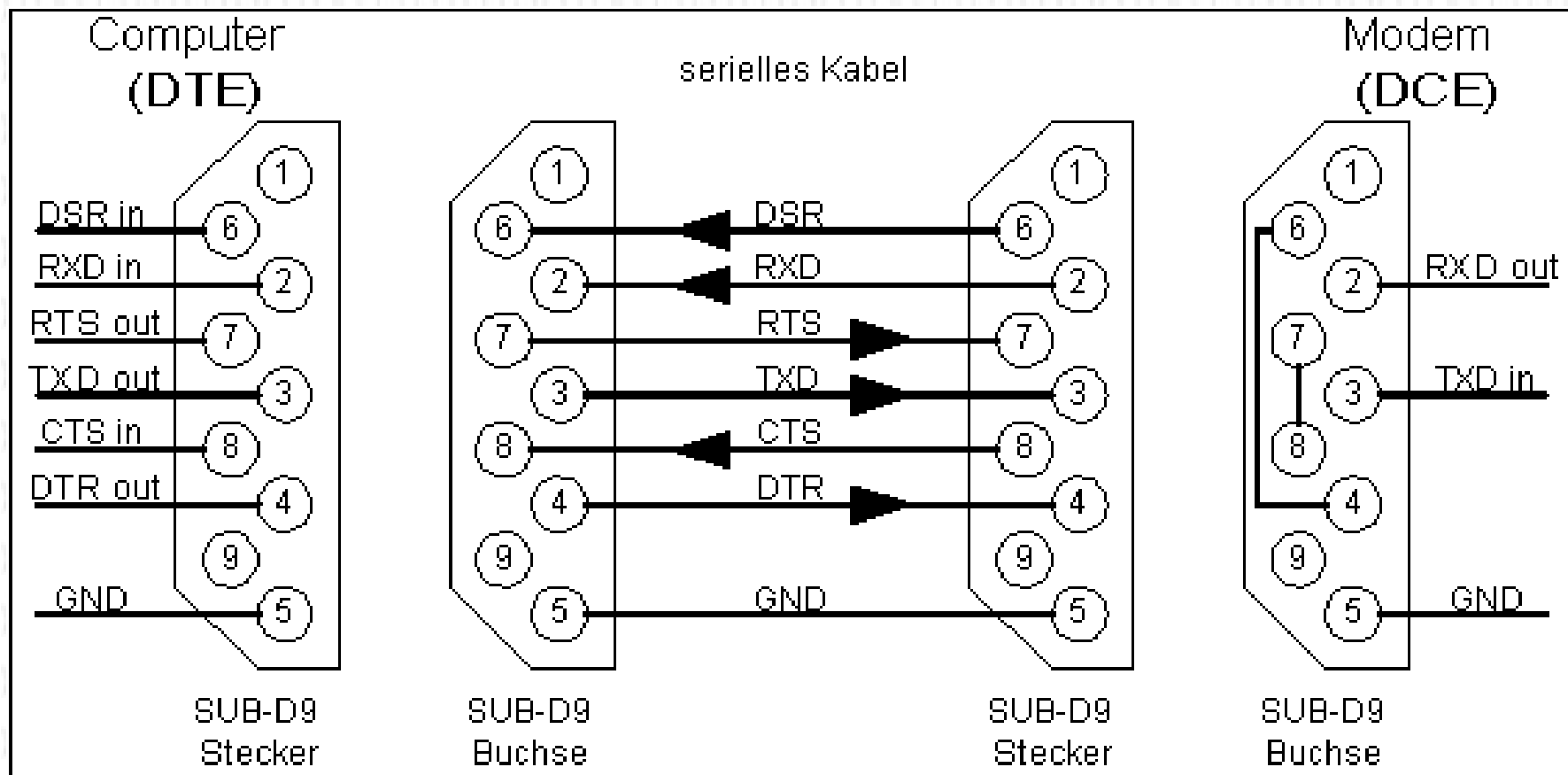
1. DTR → Ist das Modem eingeschaltet ?
 2. DSR ← Modem eingeschaltet !
 3. DCD ← Modem empfängt Trägersignal der Gegenstelle !
 4. RTS → Ist das Modem bereit für das Senden von Daten ?
 5. CTS ← Modem ist bereit für den Sendevorgang !
 6. TxD → Datenbyte(s)
- **Datentransfer 'abbremsen'**
 - Für den Transfer zum Modem setzt das Modem CTS zurück bis es wieder bereit ist, Daten vom PC zu empfangen.
 - Der Transfer vom Modem braucht nicht abgebremst zu werden, da angenommen wird, dass das DTE immer schnell genug ist.



Quelle : www.elektronik-kompndium.de/sites/com/0310301.htm

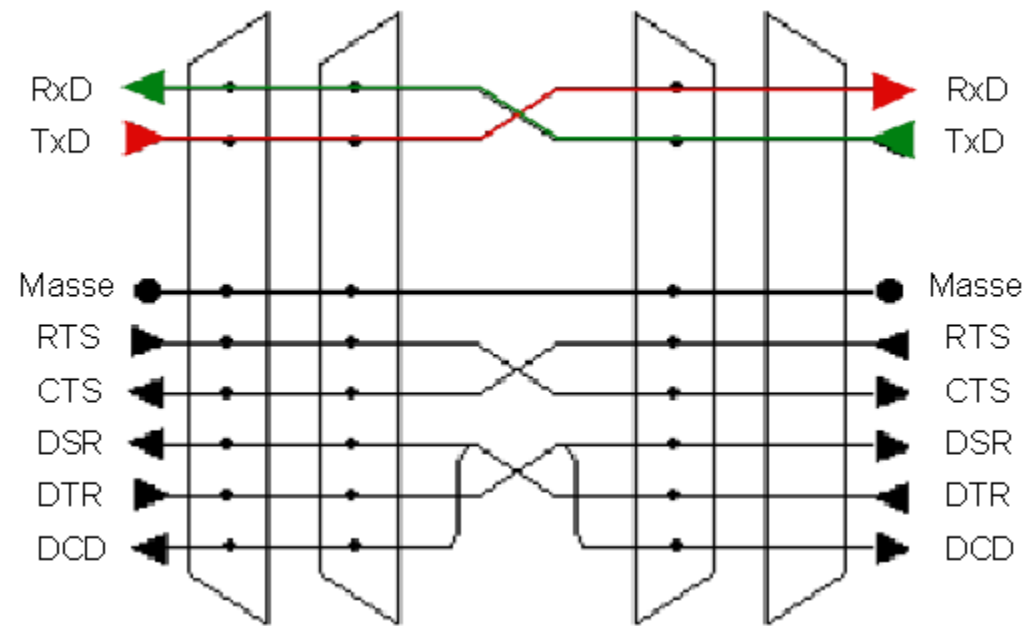
Vereinfachte Verbindungen

- Wenn z.B. die anzuschließende Einheit keine Handshaking-Leitungen besitzt, gaukeln eingebaute Brücken das Vorhandensein der Handshaking-Funktionen vor.
 - Die Brücke von 4 nach 6 im Modemstecker sorgt dafür, dass das DTR-Signal vom DTE sofort mit DSR beantwortet wird.
 - Die Brücke von 7 nach 8 im Modemstecker sorgt dafür, dass das RTS-Signal vom DTE sofort mit CTS beantwortet wird.



Direkte Verbindung von PCs mit einem seriellen Kabel

- **Spezielles Kabel : Nullmodem**
 - gekreuzte Leitungen :
 - TxD – RxD
 - RTS – CTS
 - DTR – DSR/DCD
 - Zwei gleiche (female) Stecker

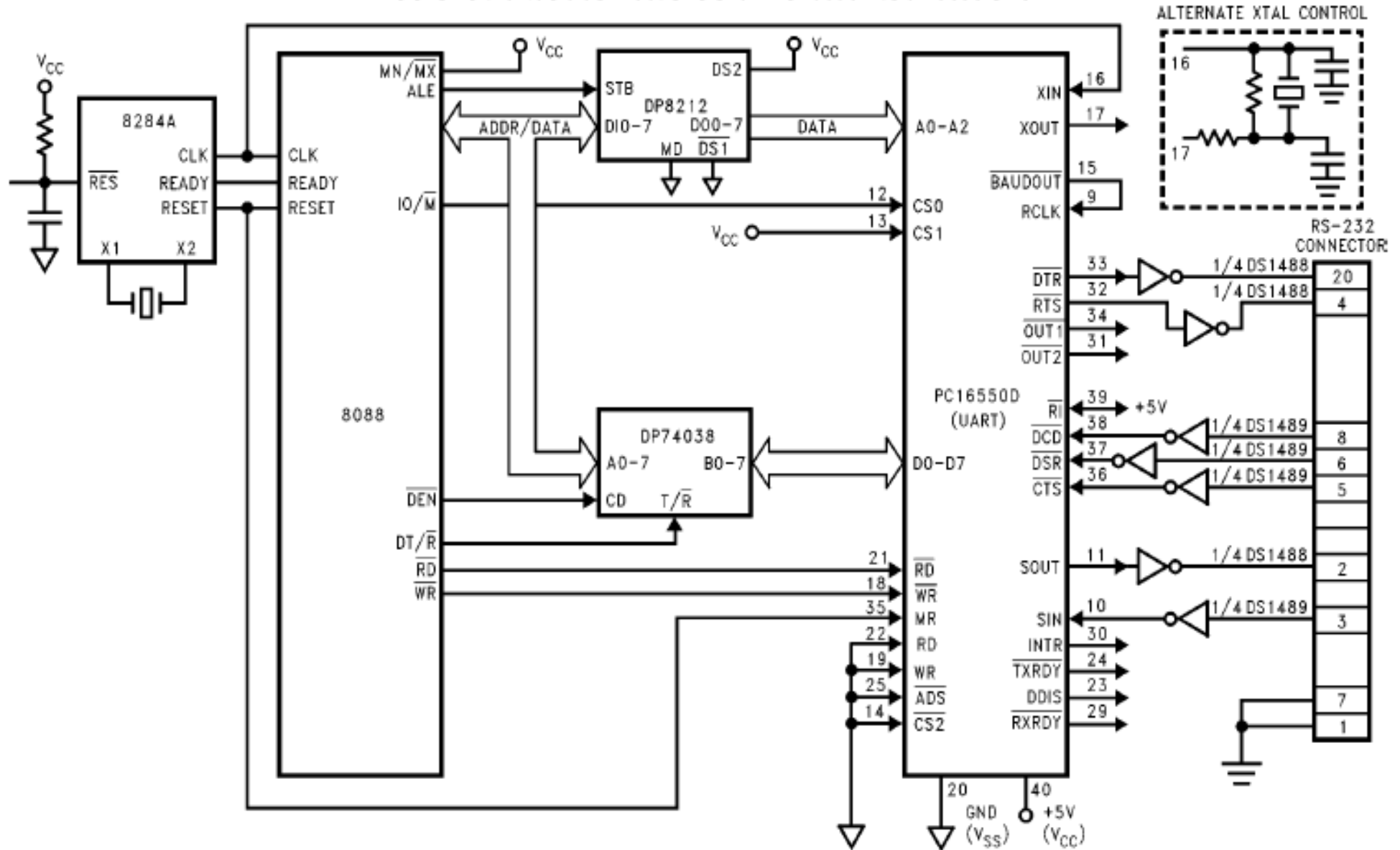


PC Anschluss : z.B. über UART 16550 und DS1488 Driver und DS1489 Receiver

- **Universal Asynchronous Receiver / Transmitter Bausteine**
 - 8250 : 19.200 Bits/s
 - 16450 : 115.200 Bits/s
 - 16550 : 115.200 Bits/s + 2 * 16 Byte Puffer
- **UART 16550**
 - an den externen Prozessorbus angeschlossen
 - Chip Select Anschlüsse CS0, CS1, $\overline{\text{CS2}}$
 - Adressbus Anschlüsse : A2 ... A0
 - Datenbus Anschlüsse : D7 ... D0
 - Steuerbus Anschlüsse : $\overline{\text{RD}}$, $\overline{\text{WR}}$, INTR
 - serielle Schnittstellenanschlüsse : TD (TxD), RD (RxD), $\overline{\text{RTS}}$, $\overline{\text{CTS}}$,
 - Datenkonversion parallel ↔ seriell
- **DS1488 Driver und DS1489 Receiver**
 - Umwandlung von 5V/0V TTL Pegeln in -12V/+12V V24 Pegel
 - Invertierung der Signale

UART 16550 und DS1488/DS1489 an 8088

This shows the basic connections of an PC 16550D to an 8088 CPU



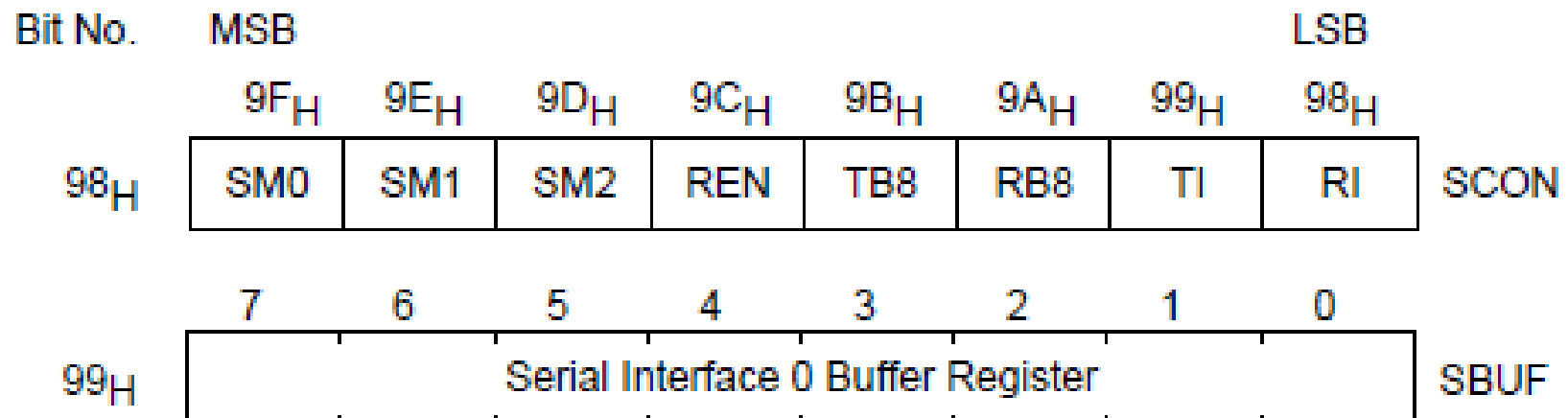
Konfiguration der 8051 Seriellen Schnittstelle

Special Function Register SCON (Address 98_H)

Reset Value : 00_H

Special Function Register SBUF (Address 99_H)

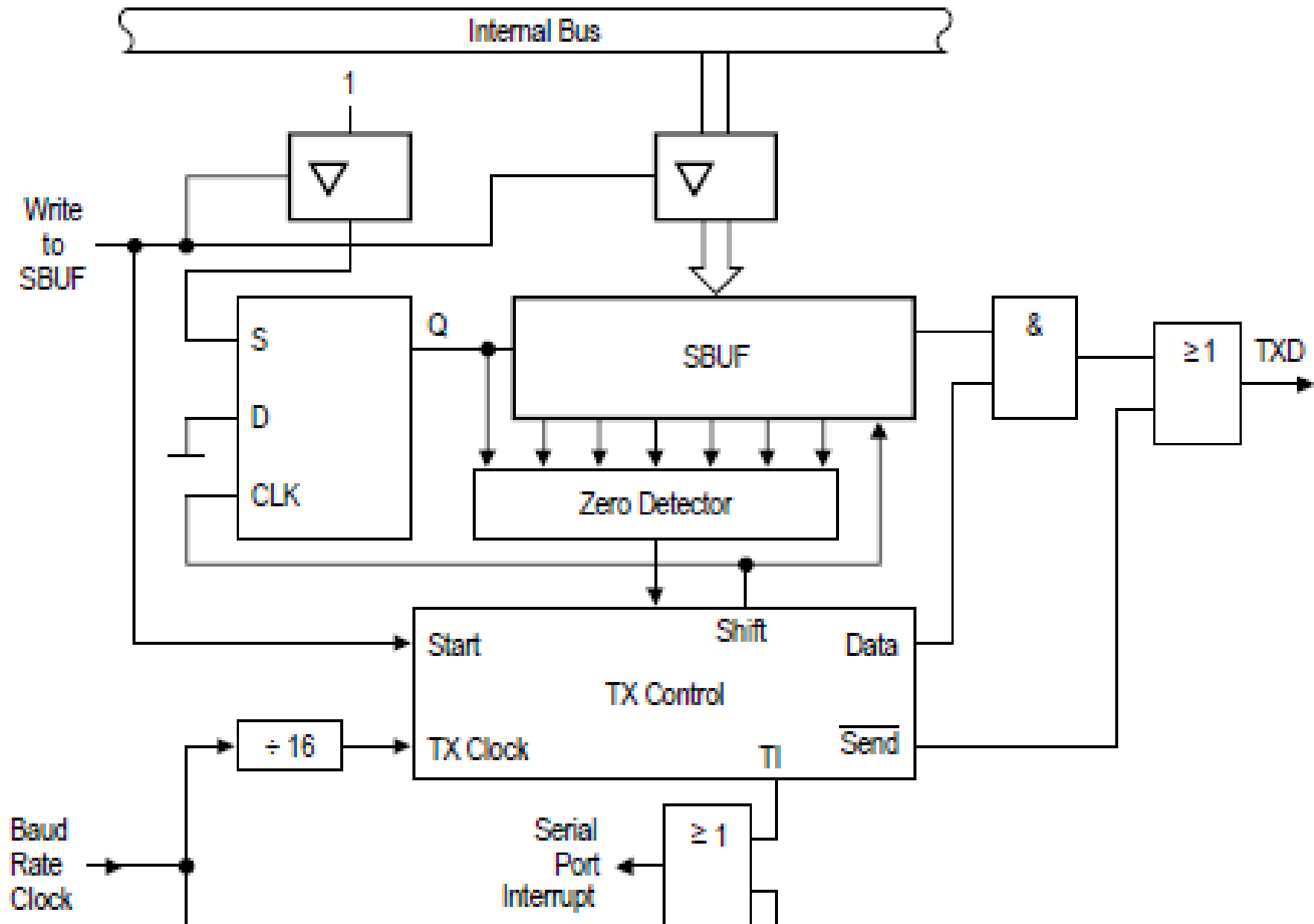
Reset Value : XX_H



Konfiguration der 8051 Seriellen Schnittstelle (Forts.)

Bit	Function		
SM0 SM1	Serial port 0 operating mode selection bits		
	SM0	SM1	Selected operating mode
	0	0	Serial mode 0 : Shift register, fixed baud rate ($f_{osc}/6$)
	0	1	Serial mode 1 : 8-bit UART, variable baud rate
	1	0	Serial mode 2 : 9-bit UART, fixed baud rate ($f_{osc}/16$ or $f_{osc}/32$)
	1	1	Serial mode 3 : 9-bit UART, variable baud rate
SM2	Enable serial port multiprocessor communication in modes 2 and 3 In mode 2 or 3, if SM2 is set to 1 then RI0 will not be activated if the received 9th data bit (RB8) is 0. In mode 1, if SM2 = 1 then RI will not be activated if a valid stop bit was not received. In mode 0, SM2 should be 0.		
REN	Enable receiver of serial port 0 Enables serial reception. Set by software to enable serial reception. Cleared by software to disable serial reception.		
TB8	Serial port transmitter bit 9 TB8 is the 9th data bit that will be transmitted in modes 2 and 3. Set or cleared by software as desired.		
RB8	Serial port receiver bit 9 In modes 2 and 3, RB8 is the 9th data bit that was received. In mode 1, if SM2 = 0, RB8 is the stop bit that was received. In mode 0, RB8 is not used.		
TI	Serial port transmitter interrupt flag TI is set by hardware at the end of the 8th bit time in mode 0, or at the beginning of the stop bit in the other modes, in any serial transmission. TI must be cleared by software.		
RI	Serial port receiver interrupt flag RI is set by hardware at the end of the 8th bit time in mode 0, or halfway through the stop bit time in the other modes, in any serial reception (exception see SM2). RI must be cleared by software.		

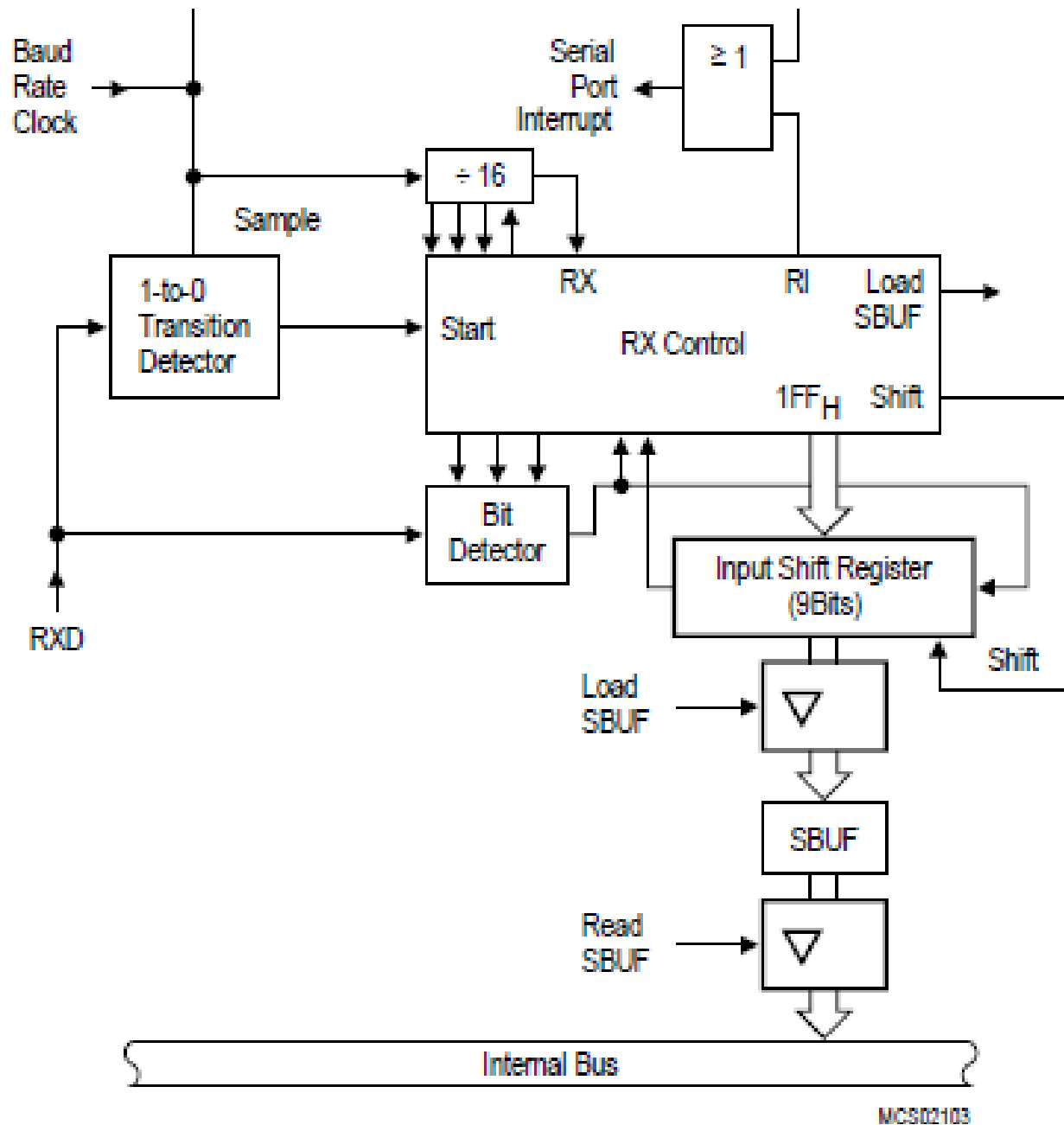
8051 Serielle Schnittstelle – Mode 1 Output



8051 Serielle Schnittstelle – Mode 1 Output (Forts.)

- Während der inaktiven Phase erzeugt das deaktivierte \overline{Send} -Signal den eine permanente '1' auf der Datenleitung.
- Das *Write to SBUF* Steuersignal im Zuge des MOV Befehls zum *SBUF* startet den Transfer und forciert eine '1' in das *Latch links oben*. Dieses Bit wird später als STOP-Bit auf der Datenleitung erscheinen.
- Das START-Bit ('0') wird erzeugt, wenn das \overline{Send} -Signal aktiviert wird, das *Data*-Signal aber noch deaktiviert bleibt.
- Nach der Übertragungszeit für das START-Bit wird das *Data*-Signal aktiviert.
- Mit jedem Shift-Zyklus wird ein weiteres Bit auf die Datenleitung gesteuert.
- Die Datenbits und das STOP-Bit (s.o.) wandern durch das *SBUF* Register, und von links werden '0'en nachgeschoben.
- Wenn das STOP-Bit ('1') die letzte Position im *SBUF* Register erreicht hat, entdeckt der *Zero Detector* das Ende des Transfers und verursacht das Deaktivieren des \overline{Send} -Signals.

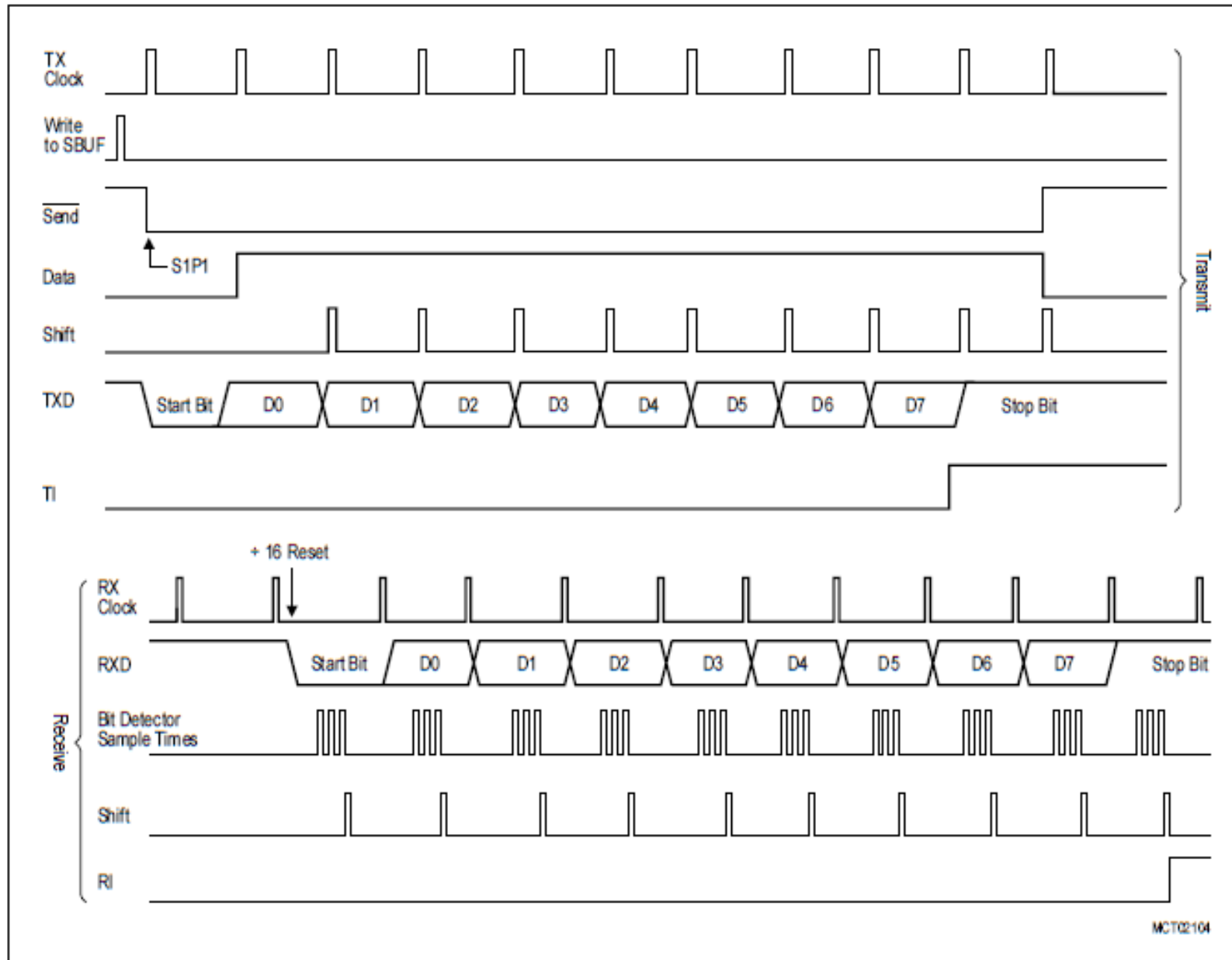
8051 Serielle Schnittstelle – Mode 1 Input



8051 Serielle Schnittstelle – Mode 1 Input (Forts.)

- Der *1-to-0 Transition Detector* entdeckt das START-Bit auf der Datenleitung und startet den Transfer.
- Das *Input Shift Register* wird mit neun '1'en initialisiert.
- Mit jedem Bitzyklus wird das *Input Shift Register* um eine Position nach links geschoben.
- Wenn das START-Bit die linke Position des *Input Shift Registers* erreicht ändert dieses Bit zum ersten Mal seinen Wert von '1' nach '0'. Das signalisiert das Ende des Transfers und die acht Datenbits werden in das SBUF Register übernommen.

8051 Serielle Schnittstelle – Mode 1 Timing



Assemblercode für 8051 Serielle Schnittstelle - Output

; **Initialisiere Serielle Schnittstelle**

```
;-----  
MOV     SCON,#0x50      ;Setze Mode 1  
SETB    BD              ;Benutze internen Baud Generator  
MOV     SRELH,#3        ;Baud Rate = 1200 Baud  
MOV     SRELL,#221
```

; **ISR für Serielle Schnittstelle**

```
;-----  
CLR     TI              ;Lösche Interrupt Request  
MOV     DPH,CharPtr     ;Byte Adresse in DPTR  
MOV     DPL,CharPtr+1  
MOVB    A,@DPTR  
MOV     SBUF,A          ;Sende Byte  
INC     DPTR            ;Zeige auf nächstes Byte  
MOV     CharPtr,DPH  
MOV     CharPtr+1,DPL   ;Rette Byte Pointer  
RETI
```